

	Stage 3A Projet de fin d'étude	Mis à jour le : 29/09/2025
---	--	--

Stage Ingénieur 3A / Master 2 Analogique

Conception d'un amplificateur opérationnel d'instrumentation « rail-to-rail » en entrées et sortie

Les applications industrielles telles que les modules d'optique et les équipements de mesure de précision nécessitent des amplificateurs opérationnels avec d'excellentes performances DC et AC. Les principales caractéristiques électriques visées sont les suivantes :

- Une tension d'entrée et de sortie « rail-to-rail »
- Une faible tension d'offset en entrée ($\pm 300\mu\text{V}$)
- Un faible bruit thermique ramené en entrée ($30\text{nV}/\sqrt{\text{Hz}}$)
- Un courant de sortie assez élevé ($\pm 80\text{mA}$) avec un slew rate important ($4.5\text{V}/\mu\text{s}$)
- Un faible courant de consommation ($120\mu\text{A}$)
- Un produit gain - bande passante de 1MHz
- Une rejection de mode commun (CMRR) et d'alimentation (PSRR) élevées (respectivement 110dB et 140dB)
- Une comptabilité (stabilité) avec une large gamme de capacité de sortie (de 1pF à 1nF).

L'objectif du stage sera donc de concevoir et d'intégrer ce circuit dans une technologie BiCMOS 180nm .

Le stagiaire devra :

- Faire une recherche bibliographique sur la topologie « rail-to-rail » classAB de l'opamp
- Concevoir au niveau transistor le schéma électrique de l'opamp
- Vérifier en simulation la conformité avec le cahier des charges
- Proposer des compromis en cas de difficulté pour atteindre la totalité des paramètres électriques spécifiés.
- Estimer la taille du circuit
- Réaliser un rapport de conception

Le stagiaire sera intégré à l'équipe de conception en circuit intégré analogique du centre de Toulouse ou Grenoble, et il sera encadré par des experts dans ce domaine.

Le stagiaire devra montrer des connaissances de base sur le comportement électrique des transistors MOS, la conception de fonctions analogiques simples et les outils de conception et simulation analogique (Cadence).

Profil recherché :

- Etudiant en dernière année d'Ecole d'ingénieur ou Master 2
- Spécialité micro-électronique analogique
- Curiosité, créativité, rigueur, esprit de synthèse, esprit d'équipe

Conditions :

- Durée du stage : 6 mois (démarrage 1er trimestre 2025)
- Location :
 - Site de de Saint Martin d'Hères, 21 rue Frédéric Mistral
 - ou
 - Site de Toulouse : 132 chemin de Basso Combo, 31100
- Mode de travail : présentiel
- Stage rémunéré

	Stage 3A Projet de fin d'étude	Mis à jour le : 29/09/2025
---	--	--

Pourquoi nous rejoindre :

Filiale de SEALSQ, IC'Alps est une société française, en pleine croissance, de plus de 88 collaborateurs, spécialisée dans le développement d'ASIC ou circuits intégrés « sur-mesure » analogiques et numériques, pour ses clients.

Depuis ses deux centres de conception à Grenoble et Toulouse, IC'Alps sert de nombreux clients dans les secteurs exigeants du médical, de l'industrie, de l'automobile, de la sécurité et du militaire/aéro. Ses équipes d'ingénierie hautement qualifiées couvrent toutes les expertises nécessaires et possèdent une forte expérience dans les circuits intégrés analogiques, numériques et mixtes sur des technologies pouvant aller de 0,18 μm jusqu'à 3 nm.

A travers l'embauche de stagiaires, nous investissons dans la formation de jeunes gens motivés et intéressés de participer à une aventure entrepreneuriale. Cela signifie que vous bénéficiez de la dynamique de développement de l'entreprise et de la possibilité d'avoir des responsabilités larges tout en étant encadré par une personne expérimentée.

Alors, n'hésitez pas à envoyer votre candidature à careers@icalps.com !